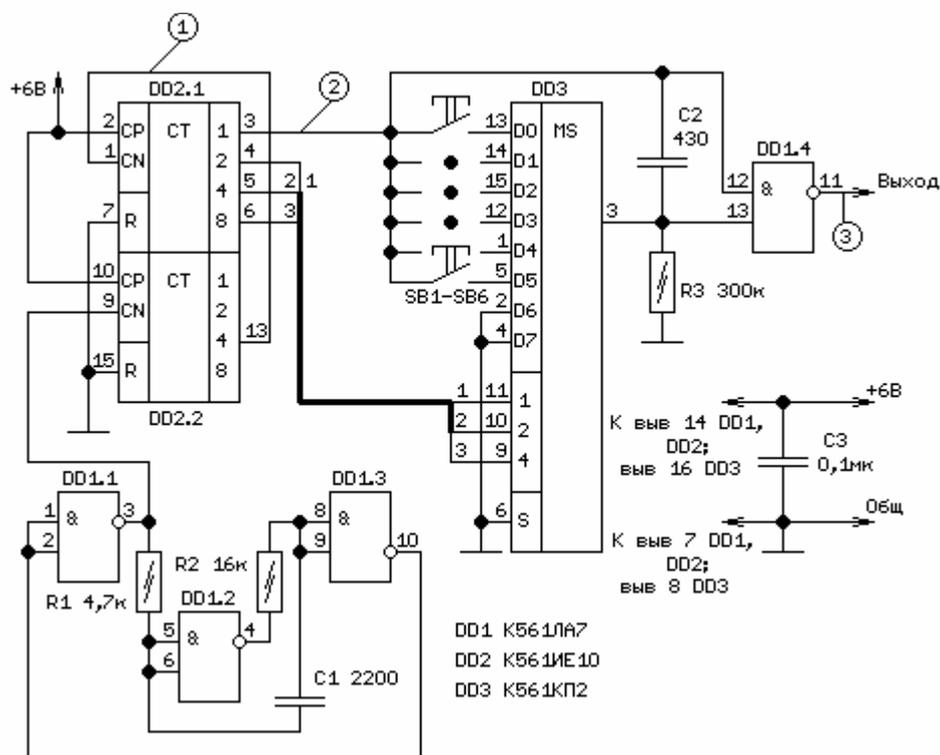


## Времяимпульсное кодирование в телеуправлении.

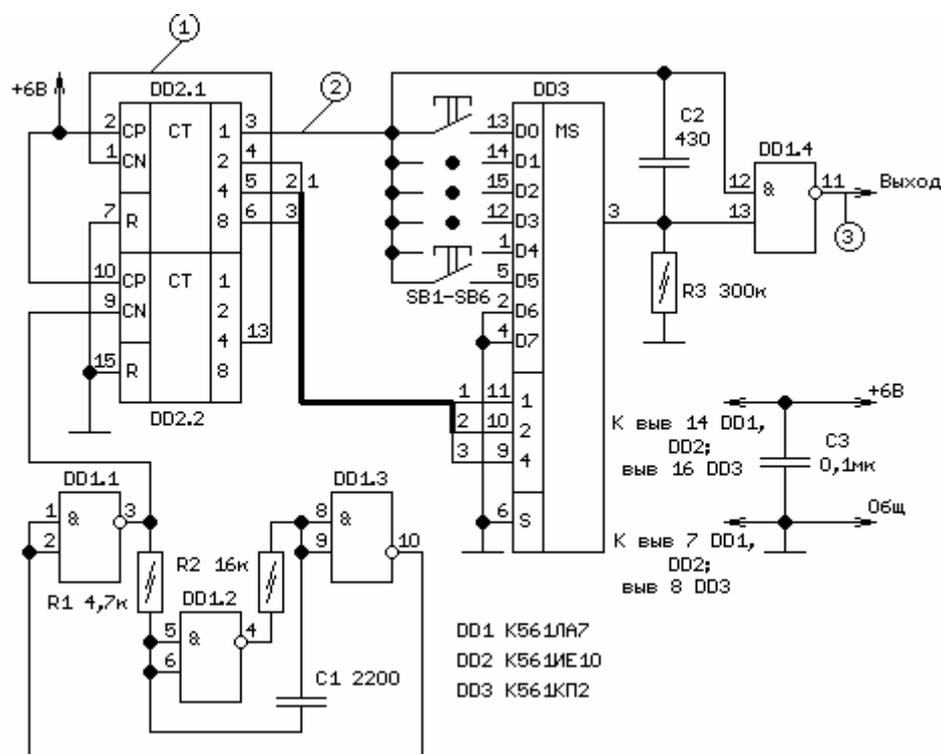
В системах телеуправления обычно важны массогабаритные свойства как передатчика, так и приемника. С целью улучшения этих показателей автором была разработана система телеуправления на базе устройства, описанного в статье Ю. Ольхового “Времяимпульсное кодирование в телеуправлении” (Радио 5/91, стр. 24). При этом было сокращено число элементов, что позволило сократить размеры и массу как кодирующего, так и декодирующего узлов. При этом сохранилась возможность одновременной передачи до 6 независимых команд.

Система сохраняет работоспособность при изменении питающего напряжения от 5 до 12 В. И кодирующий и декодирующий узлы потребляют от источника питания ток около 1,5 мА.

Кодирующий узел формирует импульсный сигнал, несущий информацию о состоянии кнопок управления. Этот сигнал подают на передатчик. Принятый сигнал декодирующий узел разделяет на каналы так, что при нажатии командной кнопки на соответствующем выходе декодирующего узла появится высокий логический уровень.

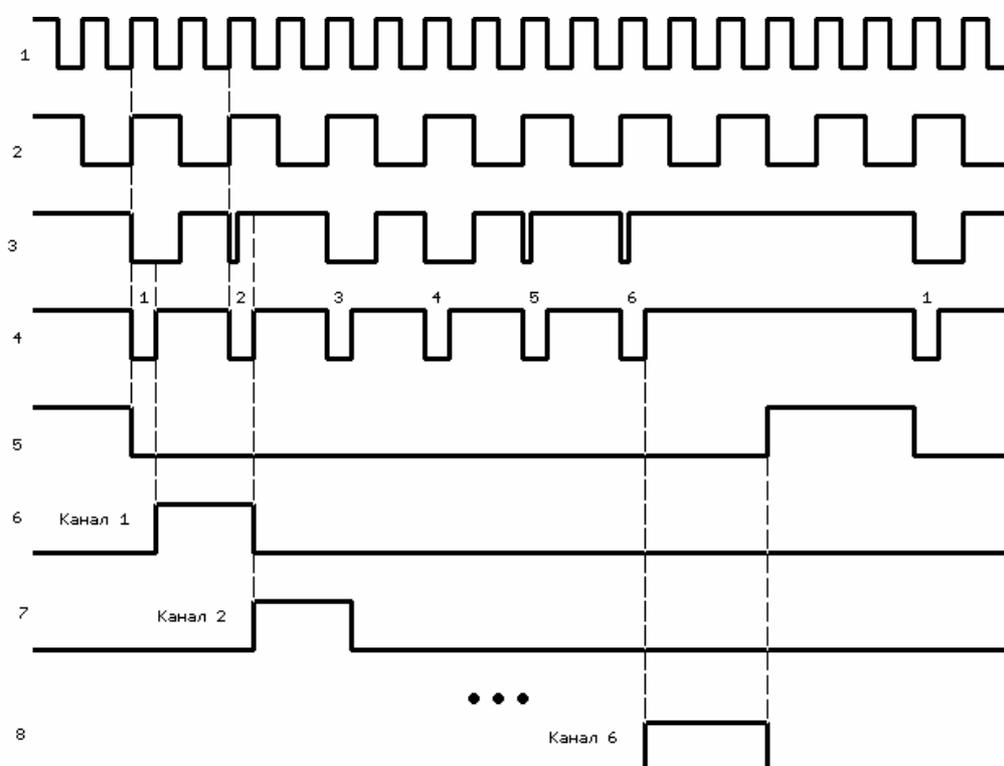


Сигнал, формируемый кодирующим узлом, представляет собой последовательность пакетов прямоугольных импульсов низкого логического уровня с различной длительностью – коротких и длинных. Число импульсов в пакете равно шести (по числу команд управления). Длинный импульс соответствует наличию команды, короткий – ее отсутствию. Каждый пакет оканчивается временным промежутком низкого уровня, превышающего период повторения информационных импульсов. Этот промежуток необходим для формирования сигнала, переводящего декодирующий узел в исходное состояние перед обработкой очередного пакета импульсов.



Принципиальные схемы кодирующего и декодирующего узлов приведены соответственно на рис. 1 и 2, а форма импульсов в характерных точках – на рис. 3. На элементах DD1.1-DD1.3 в кодирующем узле собран тактовый генератор. После деления частоты тактовых импульсов на 8 счетчиком DD2.2 они подаются на счетный вход счетчика DD2.1 (диаграмма 1, рис. 3). С выходов этого счетчика трехразрядный код подается на адресные входы мультиплексора DD3. Каждое состояние адресных входов мультиплексора сохраняется в течение 4 импульсов на счетном входе DD2.1. Если все кнопки

кодирующего узла отжаты, то импульсы с вывода 3 счетчика DD2.1 дифференцируются цепью C2R3 и становятся короткими, что соответствует отсутствию команд. При нажатии кнопок SB1-SB6 при соответствующем адресе на мультиплексоре нажатая кнопка и внутренние цепи мультиплексора шунтируют конденсатор C2, что приводит к появлению на выходе длинного импульса, соответствующего подаче команды. Входы D6, D7 мультиплексора DD3 соединены с общим проводом для формирования паузы в информационном пакете, необходимой для приведения декодирующего устройства в исходное состояние. С выхода элемента DD1.4 сформированный сигнал (диагр. 3, рис. 3) подается на передатчик. Для сигнала изображенного на этой диаграмме кнопки SB1, SB3 и SB4 нажаты, остальные – отпущены. На рисунке видно, что сигналы разных команд разнесены во времени и не зависят друг от друга, что позволяет передавать команды независимо друг от друга. В процессе работы передатчик постоянно находится во включенном состоянии независимо от нажатых кнопок.



Сигнал принятый и продетектированный приемником подается на декодирующий узел. После инвертирования на элементе DD1.1 сигнал подается на объединенные входы D триггеров микросхем DD4-DD6, а также на элемент DD1.2. При необходимости (для получения необходимой фазы входного сигнала) на вход устройства можно подключить еще один инвертор, выполненный на свободном элементе микросхемы DD2. После элемента DD1.1 и дифференциатора C1R1 короткие импульсы, начало которых совпадает с началом информационных импульсов, подаются на одновибратор, собранный на элементах DD1.3, DD1.4, резисторе R2 и конденсаторе C2. Длительность этих импульсов короче «длинных», но длиннее «коротких» информационных импульсов (диагр. 4, рис 3). В конце каждого такого импульса при переходе из 0 в 1 счетчик DD3 переходит в новое состояние (диагр. 6-8, рис. 3), устанавливая на соответствующем своем выходе высокий логический уровень, который в свою очередь подается на соответствующий триггер, который переключается в состояние, определяемое его информационным входом, на котором присутствует низкий логический уровень при «коротком» импульсе, соответствующем отсутствию команды и высокий логический уровень при наличии команды. Это достигается за счет того, что синхронизация триггера происходит в момент, отстоящий от начала информационного импульса на время, примерно равное среднему арифметическому длительности «короткого» и «длинного» информационного импульсов. То или иное состояние каждого триггера памяти будет сохраняться до тех пор, пока в канале не произойдет смена импульса с короткого на длинный или наоборот. Одновибратор на элементах DD2.1, DD2.2, R3, C3 необходим для формирования импульса, который после дифференцирования цепью C4R4 устанавливает счетчик DD3 в исходное состояние. Это происходит по приходу паузы между информационными импульсами (диагр. 4, рис. 3).

Для улучшения массогабаритных свойств вместо микросхем серии K561 можно применить соответствующие микросхемы серии 564.

Для проверки и налаживания устройства соединяют вход декодирующего узла с выходом кодирующего и включают питание.

Налаживание устройства заключается в подборе временных параметров декодирующего узла. Вначале подбирают резистор R1 в кодирующем узле таким образом, чтобы частота генератора была близка к 12,5 кГц. После этого подключают осциллограф к выходу декодирующего узла и, нажимая кнопки, наблюдают правильность формирования информационных импульсов и запоминают длительность «короткого» и «длинного» импульсов. После этого подключают осциллограф к выходу элемента DD1.4 декодирующего узла (рис. 2) подбором R2 и C2 устанавливают длительность импульса примерно равной среднему арифметическому длительности «короткого» и «длинного» импульсов. Затем, подключив осциллограф к выходу элемента DD2.2 в декодирующем узле, подбором элементов R3 и C3 добиваются надежного появления высокого логического уровня на выходе этого элемента в конце каждой серии импульсов в момент появления паузы между информационными импульсами. При этом высокий логический уровень не должен появляться на выходе DD2.2 после каждого информационного импульса. После этого, нажимая кнопки в кодирующем узле, проверяют появление высокого логического уровня на соответствующих выходах декодирующего узла.

В устройстве не принято каких-либо специальных мер по повышению помехозащищенности. Однако описанный декодирующий узел сам по себе защищен от импульсных помех, приходящихся по времени на информационные импульсы. Так как импульсы помехи в большинстве случаев короче информационных, узел оказывается нечувствительным к помехе или, в худшем случае, исполнительный механизм выключается на время до начала очередного пакета импульсов. Это время не превышает 0,01 с.

Необходимо помнить, что нагрузочная способность примененных микросхем невелика, поэтому для приведения в действие исполнительных механизмов к выходу декодирующего устройства необходимо подключать усилители мощности.