

ISA шина IBM компьютера.

Нередко к компьютеру бывает необходимо подключить какое-либо внешнее устройство. Это можно сделать с помощью стандартных выходов компьютера – параллельного (LPT) и последовательного (COM) портов. Но не всегда это удается сделать из-за ограничений, наложенных на их интерфейсы. Так сигналы на них не совсем стандартны, в частности не совместимы с обычным TTL (параллельный LPT порт требует сравнительно больших входных токов до 40 мА, а напряжение на последовательном порту стандарта RS-232 может находиться в пределах -25...+25 В [1]). Проблемы так же возникают из-за ограниченного количества сигналов на них и недостаточного быстродействия. Поэтому для многих целей удобнее использовать ISA шину.

Шина ISA применялась, начиная с первых PC XT. В более ранних моделях канал ввода-вывода отличался как конструктивно, так и назначением сигналов в зависимости от модели и фирмы производителя ПК.

Стандартная ISA шина содержит двунаправленную 8-разрядную шину данных, 20 разрядную шину адреса, 6 линий прерывания, управляющие линии для чтения-записи памяти и устройств ввода/вывода, тактовые и синхронизирующие линии, 3 канала линий управления прямым доступом к памяти (ПДП), линии управления регенерацией памяти, линию проверки канала, а также общий вывод и питание для внешних устройств.

Канал ввода-вывода буферизован для получения достаточной нагрузочной способности при подключении устройств во все панели расширения в предположении двух входов маломощных ТТЛШ схем на каждой панели расширения. Обычно стандартные адаптеры используют только одну единицу нагрузки на вывод.

В табл.1 приводится описание сигналов шины ISA персонального компьютера фирмы IBM. Все линии являются совместимыми с ТТЛ.

Кроме описанных сигналов на шине ISA имеется ряд линий питания для устройств. Возможно использование следующих напряжений питания: +5V(5%), -5V(10%), +12V(5%), -12V(10%). GND используется в качестве общего провода.

В последующих моделях компьютеров (начиная с PC AT с процессором 80286) появляется расширенная ISA шина. Она выполнена так, чтобы устройства, разработанные для старых компьютеров, могли использоваться и на новых. Это достигается за счет расположения дополнительной розетки, размещенной на одной линии с основной. При этом устройству оказываются доступны как основные, так и расширенные сигналы шины. В расширении шины содержатся старшие 8 бит шины данных и 7 бит шины адреса, входы для запросов прерывания, и циклов прямого доступа к памяти, а также дополнительные линии питания. Описание сигналов расширенной ISA шины приведены в табл. 2.

Общение устройства с компьютером осуществляется за счет портов ввода-вывода, к которым программное обеспечение обращается в процессе работы. Устройство должно иметь определенный адрес (или несколько адресов) в адресном пространстве ввода-вывода для обращений к нему. При обращении к устройству на шину адреса выставляется адрес устройства, после чего на шину данных выводится значение, передаваемое в порт при операции записи (или считывается при чтении из порта.) При этом устройство должно распознавать свой адрес с помощью дешифратора и выдавать или считывать с шины данных значение. Для предотвращения ввода-вывода из порта при совпадении адреса во время проведения операции прямого доступа в память (например, при обращении к дискам), которые могут нарушать правильность работы устройства необходимо проверять состояние сигнала AEN. При обращении к устройству этот сигнал должен иметь низкий логический уровень.

Для работы с медленными устройствами доступна линия I/O CH RDY. Если эта линия не активизируется, то все сгенерированные процессором обращения к устройствам ввода-вывода и все операции ПДП занимают пять тактовых циклов или 1.05 мкс на байт. Любое

медленное устройство, используя сигнал I/O CH RDY, должно держать его в низком состоянии до тех пор, пока оно не проведет операцию распознавания адреса и не выполнит команду чтения или записи. Однако, этот сигнал не должен оставаться в низком состоянии дольше 10 циклов синхронизации системы. Цикл обращения к памяти или внешнему устройству увеличивается на целое число циклов синхронизации (210 нс).

Для сообщения процессору о возникновении условия ошибки существует линия проверки канала I/O CH CK. Активирование этой линии приводит к возникновению немаскируемого прерывания (NMI). Иногда дополнительные платы памяти используют эту линию для сигнализации об ошибках четности.

Если устройство должно вызвать прерывание, то оно должно выдавать логическую единицу на соответствующий вход IRQ. Сигнал должен быть достаточной длительности, чтобы процессор успел его обработать.

При разработке различных контроллеров, плат ввода-вывода или сбора информации сигналы, предназначенные для работы с памятью (MEMR, MEMW, DRQ1-DRQ3, DACK0-DACK3, MEM CS16) можно не использовать, ограничившись только сигналами для ввода-вывода. Сигнал ALE при обращении к портам ввода-вывода можно также не использовать.

Конструктивно шина представляет собой розетку, в которую вставляется печатная плата, на которой с двух сторон располагаются контактные площадки. С каждой стороны расположено по 31 контакту. Длина около 81,28 мм, толщина около 1,5 мм Шаг контактных площадок 1/10 дюйма (2,54 мм), ширина контактной площадки около 2 мм. Длина дополнительной розетки около 48,26 мм, расстояние между крайними контактами розеток 10,16 мм, длина перегородки около 5 мм.

Если есть возможность, на контактные площадки платы наносится специальное гальваническое покрытие, обеспечивающее надежный контакт, в крайнем случае они залуживаются.

Крепление платы в корпусе компьютера производится за металлический кронштейн, расположенный на торцевой части печатной

платы со стороны задней панели компьютера. Кроме этого на кронштейне обычно располагают разъемы. В качестве кронштейна может быть использована заглушка для отверстий на задней панели компьютера.

Устройство питается от ISA шины. На плате должно быть 1..4 оксидных конденсаторов суммарной емкостью около 50 мкФ и несколько блокировочных керамических конденсаторов емкостью 0,033..0,1 мкФ каждый. В устройстве можно применять микросхемы ТТЛ и ТТЛШ серий 555, 1533, 1556 и 556. Серии 155 и 531 применять не рекомендуется из-за низкой скорости работы, высоких входных токов и большого тока потребления. Из импортных микросхем можно использовать 74ALS и 74LS. В устройствах, подключаемых к ISA шине можно использовать микросхемы серии 580, например КР580ВВ55, КР580ВВ51 и другие. В этом случае их входы RD, WR подключаются непосредственно к шине, а сигнал CS формируется дешифратором адреса. При этом следует учитывать, что эти микросхемы являются сравнительно медленными, и возможно придется использовать сигнал I/O CH RDY для удлинения циклов ввода-вывода. Пример формирователя сигнала ожидания можно найти в [1].

Выходы ISA шины имеют нагрузочную способность для подключения 2-3 входов микросхем серии 555, при большем их количестве необходимо применять буферные элементы (580ВА86, 580ВА87, 555АП6 и другие).

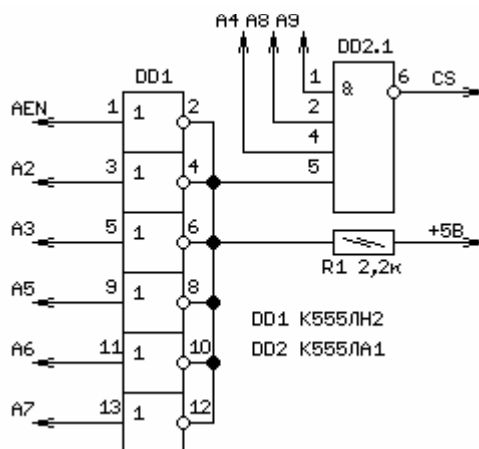
При использовании в устройстве генераторов или при построении устройств, чувствительных к помехам, необходимо позаботиться об экранировании соответствующей части устройства и установке фильтров в цепях питания.

Если необходимо (например, при использовании К580ВВ55), то устройство должно приводиться в исходное состояние сигналом RESET.

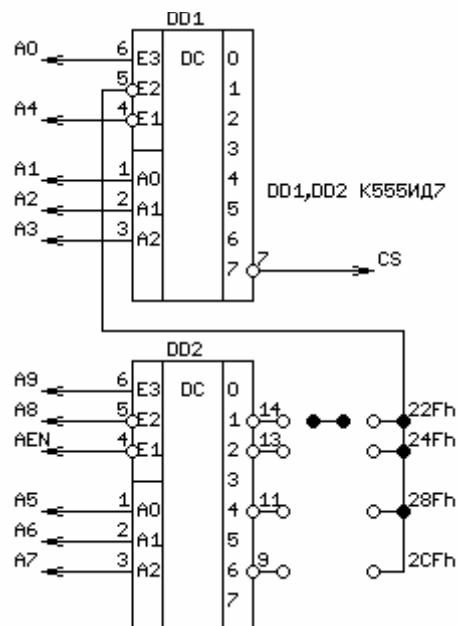
При разработке устройств следует иметь в виду, что большинство входов ISA шины должно быть подключено к выходам с открытым коллектором, что позволяет объединять несколько сигналов от разных источников. Линии данных являются двунаправленными и должны иметь

три состояния на выходе. В неактивном состоянии они должны находиться в высокоимпедансном состоянии.

В качестве дешифратора адреса можно применять различные схемы. Если адрес содержит большое количество одинаковых битов, то целесообразно в качестве дешифраторов использовать многоходовые элементы И, И-НЕ (ЛА2, ЛА1, ЛИ6). Если адрес более сложный или, если необходимо обрабатывать несколько адресов в одном устройстве возможно применение дешифраторов ИД4, ИД7. В самых сложных случаях возможно применение соответствующим образом запрограммированной микросхемы ППЗУ К556РТ7 или К556РТ18. В большинстве случаев старшие линии адреса проверяются логическими элементами, а младшая часть адреса подается на дешифратор. На рисунке 1 показана схема дешифратора, выдающего на выходе низкий логический уровень в диапазоне адресов 310h-313h. Это удобно, например, при использовании К580ВВ55, когда используется 4 последовательных адреса.



На рисунке 2 приведен вариант дешифратора на микросхемах К555ИД7. Эта схема позволяет использовать несколько адресов для устройства, выбирая необходимый адрес переключателем. Если необходимо использовать несколько адресов, то вместо соответствующих переключателей устанавливают диоды, например КД521 (катодом к DD2).



Программирование устройства заключается в его инициализации после загрузки системы, а затем управления этим устройством. Программа управления может обращаться к устройству непосредственно или через драйвер. Драйвер позволяет обращаться к устройству нескольким программам, не вызывая при этом конфликтов. Драйвер также может быть полезен в случаях, когда устройство работает в “фоновом режиме” совместно с другими программами. В этом случае при возникновении внешнего события, например прерывания, драйвер выполнит соответствующие действия, не нарушая других процессов. Если ваше устройство вызывает прерывания, то необходимо устанавливать процедуру обработки прерывания на соответствующий вектор прерывания. При этом необходимо помнить, что в стандартной конфигурации прерываниям IRQ0 - IRQ7 соответствуют вектора прерываний INT 08h - INT 0Fh, а прерываниям IRQ8 - IRQ15 – вектора INT 70h - INT 77h. Использовать можно только свободные прерывания, в противном случае конфликты устройств придется разрешать программно.

Пример процедуры обработки прерывания:

Start_int:

```

PUSHF          ;Сохраняем регистр флагов
PUSHA          ;Сохраняем основные регистры

```

---выполняемые действия

```
MOV AL,20h      ;Посылаем контроллеру прерываний 1
OUT 20h,AL      ;сигнал о завершении прерывания
JMP $+2         ;Небольшая задержка
OUT 0A0h,AL     ;Сигнал контроллеру прерываний 2 (*)
POPA           ;Восстанавливаем основные регистры
POPF           ;Восстанавливаем регистр флагов
IRET           ;Возврат из прерывания
```

(*) – эта строка нужна при использовании прерываний IRQ8 - IRQ15. При обработке прерываний IRQ0 - IRQ7 ее необходимо убрать.

Если в указанном примере будут использоваться сегментные регистры (DS, ES), то их также необходимо сохранять в стеке.

Управление устройством осуществляется командами обращения к портам ввода-вывода: IN (считывание из порта) и OUT (запись в порт).

Данный пример показывает, как в порт 123h выводится значение 45h.

```
MOV DX,123h
MOV AL,45h
OUT DX,AL
```

После выполнения следующей последовательности команд в регистре AL будет содержаться значение, считанное из порта 234h.

```
MOV DX,234h
IN AL,DX
```

При программировании необходимо избегать ситуаций, когда несколько команд обращений к портам идут непосредственно одна за другой. В подобных случаях необходимо вставлять между ними “холостые” команды, например JMP \$+2, которая, передавая управление на следующую за ней команду, очищает очередь команд процессора, что несколько замедляет выполнение программы. При программировании в защищенном режиме процессора при обращении к портам ввода-вывода необходимо учитывать номер кольца защиты процессора, в котором происходят эти обращения.

Таблица 1.

Сигнал	Контакт	Направление	Описание
OSC	B30	От процессора	Генератор: высокочастотные импульсы с периодом 70 нс (14.31818 МГц). Меандр.
CLOCK	B20	От процессора	Системная синхронизация: представляет собой сигнал OSC поделенный на 3, имеет период 210 нс (4.77 МГц). Период имеет 33% низкого уровня.
RESET	B2	От процессора	Используется для сброса системной логики. Он синхронизирован с задним фронтом CLOCK и имеет активный высокий уровень.
A0-A19	A31-A12	От процессора	Биты адреса с 0 по 19. Эти линии используются для адресации памяти и устройств ввода/вывода в системе. Сигналы генерируются процессором или устройством ПДП. Они имеют активный высокий уровень.
D0-D7	A9-A2	Двунаправленные	Биты данных с 0 по 7: эти сигналы служат для передачи данных между процессором, памятью и внешними устройствами. Они имеют активный высокий уровень.
ALE	B28	От процессора	Разрешение селекции адреса. Он используется как индикатор того, что значение адреса на шине верное. Адрес защелкивается по заднему фронту сигнала.
I/O CH CK	A1	В процессор	Проверка канала: этот сигнал обеспечивает процессор информацией об ошибках памяти или внешних устройств. Когда этот сигнал переходит в низкое состояние, регистрируется ошибка четности.
I/O CH RDY	A10	В процессор	Готовность канала: этот сигнал, обычно высокий, переводится в низкое состояние памятью или внешним устройством для продления цикла обращения.
IRQ2-IRQ7	B4, B25-B21	В процессор	Запрос на прерывание 2-7: эти сигналы используются для сообщения процессору, что устройство требует обслуживания. Запрос на прерывание вырабатывается при переходе сигнала из низкого состояния в высокое и удержании его до распознавания процессором.
IOR	B14	От процессора	Команда чтения из устройства: данный сигнал указывает внешнему устройству на необходимость выставить свои данные на шину данных. Он может вырабатываться процессором или устройством ПДП. Активный уровень сигнала - низкий.
IOW	B13	От процессора	Команда записи в устройство: этот сигнал сообщает устройству о необходимости ввода данных с шины. Он может вырабатываться как процессором, так и внешним устройством. Активный уровень сигнала низкий.
MEMR	B12	От процессора	Команда чтения памяти: Этот сигнал указывает памяти, что она должна выставить свои данные на шину. Активный уровень сигнала - низкий.
MEMW	B11	От процессора	Команда записи в память: данный сигнал указывает памяти на необходимость прочитать данные, выставленные на шину данных. Активный уровень сигнала - низкий.
DRQ1-DRQ3	B18, B6, B16	В процессор	Запрос ПДП 1-3: данные сигналы являются асинхронными запросами канала периферийными устройствами для выполнения операций ПДП. Запрос генерируется переводом соответствующего сигнала в высокое состояние.
DACK0-DACK3	B19, B17, B26, B15	От процессора	Подтверждение ПДП. Эти сигналы используются для ответа на соответствующие запросы ПДП (1-3) и DACK0 – запрос на регенерацию памяти. Они имеют низкий активный уровень.
AEN	B11	От процессора	Разрешение адреса: Данный сигнал используется для отключения процессора и других устройств от канала для проведения цикла ПДП. Когда этот сигнал активен (высокий), контроллер ПДП получает шину адреса, шину данных, а также линии чтения и записи.
T/C	B27	От процессора	Счетчик завершения: на этой линии появляется импульс, когда достигнуто состояние завершения какого-либо устройства ПДП. Активное состояние этого сигнала – высокое.

Таблица 2.

Сигнал	Контакт	Направление	Описание
MEM CS16	D1	От процессора	Выбор памяти для 16 битной операции чтения-записи.
IO CS16	D2	От процессора	Выбор устройства для 16 битной операции ввода-вывода.
SBHE	C1	От процессора	Расширение системной шины. Активируется данными D8-D15.
Master	D17	От процессора	Используется совместно с DRQ для получения управления шиной при проведении ПДП.
D8-D15	C11-C18	Двунаправленные	Биты данных с 8 по 15 –старшие биты шины данных. Они имеют активный высокий уровень.
A17-A23	C8-C2	От процессора	Старшие биты данных. Они имеют активный высокий уровень.
IRQ10- IRQ14	D3-D7	От процессора	Запрос на прерывание 10-14.
DRQ0, DRQ5- DRQ7	D9, D11, D13, D15	В процессор	Запрос ПДП 0, 5-7. Они имеют активный высокий уровень.
DACK0,D ACK5- DACK7	D8, D10, D12, D14	От процессора	Подтверждение ПДП 0, 5-7. Они имеют низкий активный уровень.